

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-181172

(43)Date of publication of application : 11.07.1997

(51)Int.Cl.

H01L 21/768
G23F 4/00
H01L 21/28
H01L 21/3065

(21)Application number : 07-334969

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 22.12.1995

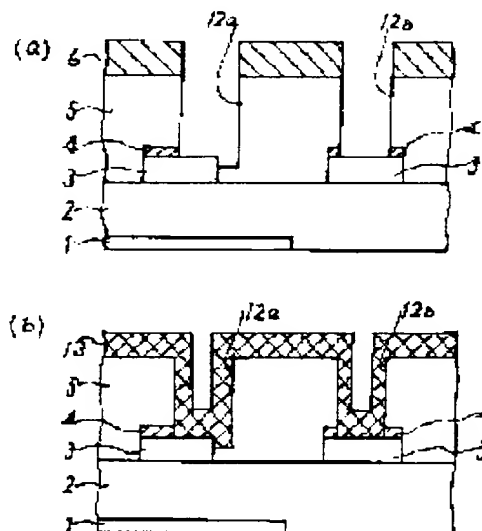
(72)Inventor : YOKOI TAKAHIRO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To surely prevent a contact hole from being etched more deeply than necessary, at a low cost without increasing the number of processes.

SOLUTION: A second interlayer insulating film 5 laminated on a first wiring layer 3 is etched as far as the first wiring layer 3, and contact holes 12a, 12b are formed. In this case, the etching condition is as follows; the etching end must be saturated by the etching amount of the second interlayer insulating film 5 which is necessary for forming the contact holes 12a, 12b. The etching condition is set by changing the doping percentage of oxygen gas as the doping gas of etching gas.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-181172

(43)公開日 平成9年(1997)7月11日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F:	技術表示箇所
H01L 21/768			H01L 21/90	C
C23F 4/00			C23F 4/00	F
				C
H01L 21/28			H01L 21/28	L
21/3065			21/302	J
審査請求 未請求 請求項の数 8 O.L. (全 7 頁) 最終頁に続く				

(21)出願番号 特願平7-334969

(71)出願人 000006013

三菱電機株式会社

(22)出願日 平成7年(1995)12月22日

東京都千代田区丸の内二丁目2番3号

(72)発明者 横井 孝弘

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

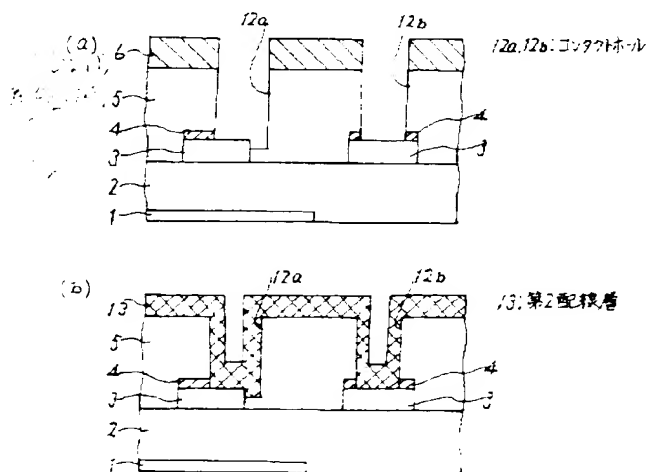
(74)代理人 弁理士 宮田 金雄 (外3名)

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 アライメントのズレが生じるとコンタクトホールが必要以上にエッチングされ、他の導電部まで到達してしまうという問題点があった。

【解決手段】 第1の配線層3上に積層された第2の層間絶縁膜5を第1の配線層3に至るまでエッチングしコンタクトホールを形成する際、エッチングのエッチングエンドが、コンタクトホール12aを形成する際に必要な第2の層間絶縁膜5のエッチング量にて飽和するようエッチングのエッチング条件をエッチングガスに添加ガスとしての酸素ガスの添加比率を変化させることにより設定した。



【特許請求の範囲】

【請求項1】 半導体基板または第1の配線層上に積層された層間絶縁膜を上記半導体基板または上記第1の配線層に至るまでエッチングしコンタクトホールを形成する半導体装置の製造方法において、上記エッチング工程において、上記コンタクトホールを形成する際、必要に応じて層間絶縁膜のエッチング量にて飽和するよう上記エッチングのエッチング条件を設定したことを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板または第1の配線層上に第1の保護膜を備え、コンタクトホールは層間絶縁膜および第1の保護膜を上記半導体基板または上記第1の配線層に至るまでエッチングし形成することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 コンタクトホールをリアクティブイオンエッチング方法にて形成することを特徴とする請求項1または請求項2記載の半導体装置の製造方法。

【請求項4】 エッチングガスの添加ガスとして酸素ガスの添加比率を変化させることによりエッチング条件を設定するようにしたことを特徴とする請求項3記載の半導体装置の製造方法。

【請求項5】 添加ガスとしての不活性ガスの添加量を変化させることによりエッチングガスの流量を変化させてエッチング条件を設定するようにしたことを特徴とする請求項3記載の半導体装置の製造方法。

【請求項6】 エッチング雰囲気圧力を変化させることによりエッチング条件を設定するようにしたことを特徴とする請求項3記載の半導体装置の製造方法。

【請求項7】 エッチング雰囲気に印加される高周波電力を変化させることによりエッチング条件を設定するようにしたことを特徴とする請求項3記載の半導体装置の製造方法。

【請求項8】 コンタクトホールの開口幅を $1.0\mu\text{m}$ 以下としたことを特徴とする請求項1ないし請求項7のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、コンタクトホールを形成する際、写真製版技術におけるアライメントのズレが生じても、コンタクトホールが確実にエッチングされることとなる半導体装置の製造方法に関するものである。

【0002】

【従来の技術】 図1は従来の半導体装置の製造方法を示す断面図である。以下、この半導体装置の製造方法について説明する。まず、下層配線層1を形成した後、全面に例えば、シリコン酸化物からなる第1の層間絶縁膜2を積層する。次に、この第1の層間絶縁膜2の上に例えばシリコンを膜厚 300nm および 70nm を膜厚 30nm の順に順次積層し、タターニスを形成し、第1の配線層3

および第1の保護膜4を形成する。次に、例えば、シリコン酸化物を全面に堆積し、平坦化を行、第1の配線層3上の膜厚 30nm および 70nm にて第2の層間絶縁膜5を形成する。次に、シリコンを全面に写真製版技術によりパターンニングを行、レジスト膜6を形成する（図6（a））。この際、アライメントのズレが生じた場合、全面に堆積したレジスト膜6のパターンニングは第1の配線層3上を踏み外れている。

【0003】 次に、レジスト膜6をマスクに第2の層間絶縁膜5および第1の保護膜4のエッチングを例定条件でエッチングし、エッチング（以下、RIE）と略す。方法で行い、各コンタクトホール7a、7bをそれぞれ形成する。この際、アライメントのズレを生じているコンタクトホール7の形成部は第1の層間絶縁膜2を貫通し下層配線層1上まで到達してしまっている（図6（b））。次に、レジスト膜6を除去し、各コンタクトホール7a、7bを介して第2の配線層5を形成する（図6（c））。

【0004】 以下、なぜアライメントのズレが生じた際にコンタクトホール7aのような箇所が形成されるかについて説明する。まず、コンタクトホール7a、7bを形成するときに第2の層間絶縁膜5のエッチング深さは、第1の保護膜4上までの 800nm 以上に必要となる。これは、例えば図示されていない箇所と図示されている箇所における第2の層間絶縁膜5の膜厚のバラつき、また、エッチングレートバラつき、また、エッチャントのロット内でのバラつき等に伴うもので、ここでは例えば 150nm 程のオーバーエッチングが必要となる。

【0005】 その上、第1の保護膜4をエッチングする際、第1の保護膜4を確実にエッチングするために、第1の保護膜4の膜厚の 100% に相当するオーバーエッチングを行わなければならない。すなわち、第1の保護膜4は膜厚 30nm の2倍の 60nm に相当するエッチングが必要となる。これを第2の層間絶縁膜5のエッチング深さに換算すると、第2の層間絶縁膜5と第1の保護膜4とのエッチング選択比が $10:1$ 程度であるので、 60nm の10倍である 600nm に相当する。

【0006】 以上のことから、アライメントのズレを生じた第2の層間絶縁膜5のエッチング深さは 800nm と 150nm と 600nm とを加算した 1550nm ほどとなり、図6（c）に示すようにコンタクトホール7aの下端は下層配線層1まで到達する箇所を生じることとなる。そして、下層配線層1と第2の配線層5との短絡が生じ、半導体装置の信頼性が低下する。なお、ここでは便宜上第1の保護膜4を用いて説明したが、第1の保護膜4を備えて、なくともこれ以外の様々な要因により上記したような同様の現象は生ずることとなる。

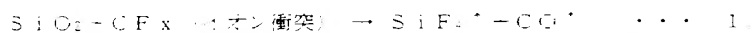
【0007】 ここで、上記したようなことを防止するため、例えば第1の保護膜4をエッチングした際、エッチ

などを微量混合したアルミ合金膜を堆積し、第2の配線層3を堆積し、これらにパターンニングを行い、第1の配線層3および第2の保護膜4を形成する(図1-4)。次に、例えばプラズマエッチング法を用いて、シリコン酸化膜5を堆積し、0.4μmを堆積する(図1-5)。次に、例えばCMP法、または、有機系OCを用いる無機SOCを用いるエッチング法を用いて、シリコン酸化膜5を厚さ1.0~1.5nmのエッチングして平坦化し第2の層間絶縁膜5を形成する。

【0022】次に、レジスタを塗布し、写真製版技術によりパターンニングを行い後述するコンタクトホール12a、12bを形成する(図1-6)。この際、プラズマエッチング法による紙面上側のレジスタ膜からのパターンニングは、第1の配線層3を踏み外している。次に、レジスタ膜5をマスクに第2の層間絶縁膜5および第1の保護膜4のエッチングを行い、コンタクトホール12a、12bを形成する(図1-7)。このエッチング条件としては、例えばECR-RIE装置を用い、C₄F₈のエッチングガスに添加ガスとしてのO₂ガスの添加比率が35%となる条件で行う。このエッチング条件におけるエッチングエンドは、コンタクトホールを形成する際に必要な第2の層間絶縁膜5のエッチング量である例えば950nmにて飽和するように設定されている。

【0023】よって、プラズマエッチングの発生しているコンタクトホール12aの第1の配線層3を踏み外した箇所のエッチングエンドは、950nm深さ以上エッチングされず停止している。次に、各コンタクトホール12a、12bを介して例えばアルミニウムにシリコンや銅などを微量混合したアルミ合金膜を堆積し第2の配線層13を形成する(図1-8)。

【0024】以下、エッチング条件の設定について図3



この際、シリコン酸化膜のエッチングに伴い上記式(1)とは別にCF_xから成るフッ素膜が発生し堆積する。酸素ガスはこのフッ素膜をエッチングすることができ、よって、酸素ガスの添加率を変化させることによりコンタクトホール内のフッ素膜の堆積が制御でき、逆に、コンタクトホール内のエッチングエンドの制御が可能となる。

【0025】コンタクトホールを形成する際必要な第2の層間絶縁膜5のエッチング量として例えば950nmとしたこれは、従来の場合でも示した例えば図4において、箇所と図示されている箇所における第2の層間絶縁膜5の厚さの差につき、また、エッチングレートが一定であり、また、エッチングレートが一定である場合には、エッチング時間とエッチング量とが等しい量である。

【0026】ここで第1の保護膜4と第2の層間絶縁膜5のエッチングは、それぞれ異なるエッチング条件で

な、図5を用いて詳細に説明する。まず、図5はR:R₁の深さにてシリコン酸化膜にコンタクトホールを形成した際、同一半導体基板上で同一エッチング時間でエッチングした際の、シリコン酸化膜にコンタクトホールを形成する際のエッチングレートとエッチング深さとの関係を示す。この図から明らかなように、シリコン酸化膜はエッチングレートによりエッチングレートが異なることがわかる。

この現象は一般にR:R₁E=1.5gと、このことにより、エッチング時間が進行しても、ある値でエッチング深さが飽和してしまふと、この現象が生じることが推察できる。この現象を図4にて説明する。これは開口幅が0.4μmのコンタクトホールをあるエッチング条件にて形成した際のエッチング時間とエッチング深さとの関係を示したものである。

【0027】このように、エッチング深さが一定深さにて飽和することが確認できる。このように制御可能なエッチング条件として、エッチングガスに添加するガスである酸素ガスの添加率を変化させて行う方法がある。これを図5に示す。これは開口幅が0.4μmのコンタクトホールを形成した際の酸素ガスの添加率とエッチング深さとの関係を示したものである。図から明らかなように上記で説明したように、950nmの深さにてエッチングを飽和させたい場合は、酸素ガスの添加率が35%であることが確認できる。また、この図から、酸素ガスの添加率を変化させることにより上記した深さ以外でもそれに適したエッチング条件を容易に設定できることは明らかなである。

【0028】以下、酸素ガスを添加することによりエッチングエンドを決定できる原理について説明する。まず、シリコン酸化膜のエッチングは下記式(1)に示すように進行すると考えられる。

するため、第1の保護膜4の位置では十分エッチングが行われる。よって第1の保護膜4のエッチングレートが第2の層間絶縁膜5のエッチングレートより低くとも、第2の層間絶縁膜5が950nm以上エッチングされないため、エッチング時間を十分長くすることができ、第1の保護膜4を確実にエッチングし除去することができ、

【0029】上記のように構成された実施形態1の半導体装置の製造方法によれば、コンタクトホール12a、12bを形成する際に、第2の層間絶縁膜5のエッチング量が必要な値にて飽和するようにエッチング条件を、エッチングガスに添加する酸素ガスの添加率を変化させることにより行う。そして、時にコンタクトホール12a、12bを形成時、エッチングレートとなる値を形成しないとも容易にコンタクトホール12a、12bのエッチングエンドを所望の箇所に停止できると、信頼性も、半導体装置の製

通り並をなすことができる。

【0030】実施の形態2。上記実施の形態1ではエッチングガスの添加ガスを酸素ガスの添加比率を変化させることによりエッチング条件を設定する例を示したが、これに限られることはなく、例えば添加ガスとして不活性ガス、例えばAガスの添加量を変化させることによりエッチングガスの流量を変化させてエッチング条件を設定する方法、また、エッチング専用気圧圧力を変化させることによりエッチング条件を設定する方法、また、エッチング専用気圧に印加される高周波電力を変化させることによりエッチング条件を設定する方法等であっても上記実施の形態1と同様に行うことができる。

【0031】以下、これらの方法の原理について説明する。まず、上記実施の形態1にて説明した上記式(1)と同様のエッチングが行われている時、エッチングガスのエッチング専用気圧レジデンスタイム（滞在時間）をコントロールすることで、平膜の脱離を促進したり、また、平膜堆積に寄与するラジカル量を制御することができる。ここで上記した方法にてエッチング条件を設定すると、このレジデンスタイムの設定が可能となり、延いてはコンタクトホールを形成する際に必要な第2の層間絶縁膜のエッチング量にて飽和させることができる。

【0032】現象としては、不活性ガスの添加量が多くなると、コンタクトホールが深くエッチングできる方向に、また、圧力が低くなると、コンタクトホールが深くエッチングできる方向に、また、高周波電力が大きくなるとコンタクトホールが深くエッチングできる方向に、それぞれ制御可能である。

【0033】実施の形態3。また、上記各実施の形態では第1の保護膜4を備えている場合について説明したが、これに限られることはなく、保護膜を備えていない場合にも、コンタクトホールを形成する際に、アライメントのズレを生じた箇所において、第2の層間絶縁膜5が必要以上エッチングされることはない。

【0034】実施の形態4。上記各実施の形態ではコンタクトホールの開口幅を0.4 μ mの場合について説明したが、これに限られることはなく、コンタクトホールの開口幅が1.0 μ mより大きければ、コンタクトホールが深くなったとして堆積する平膜は、イオン衝突によりエッチングされ除去されるため、上記したようにエッチング条件を設定したとしてもエッチングエンドを決定することは困難であるが、コンタクトホールの開口幅が1.0 μ m以下であれば、コンタクトホールが深くなるとイオン衝突がおこりやすくなるため、上記したエッチング条件を設定することにより、エッチングエンドを容易に決定することができる。

【0035】

【発明の効果】以上によれば、この発明の請求項1によれば、半導体基板または第1の配線層に至るまでエ

ッチング膜を半導体基板または第1の配線層に至るまでエッチングしコンタクトホールを形成する半導体装置の製造方法において、エッチングのエッチングエンドが、コンタクトホールを形成する際に必要な層間絶縁膜のエッチング量にて飽和するようエッチングのエッチング条件を設定した上で、層間絶縁膜のエッチングが必要以上に進行せずアライメントのズレが生じても、コンタクトホールの下端が他の導電箇所まで進行することはないため、信頼性が高く、且つ、低コストにて製造可能な半導体装置の製造方法を提供することができる。

【0036】また、この発明の請求項1によれば、請求項1において、半導体基板または第1の配線層上に第1の保護膜を備え、コンタクトホールは層間絶縁膜および第1の保護膜を半導体基板または第1の配線層に至るまでエッチングし形成するので、第1の保護膜を備えたとしても層間絶縁膜のエッチングが必要以上に進行せずアライメントのズレが生じても、コンタクトホールの下端が他の導電箇所まで進行することはないため、信頼性が高く、且つ、低コストにて製造可能な半導体装置の製造方法を提供することができる。

【0037】また、この発明の請求項1によれば、請求項1または請求項2において、コンタクトホールをリアクティブイオンエッチング方法にて形成するので、コンタクトホールの深さ方向のエッチング条件の設定が容易となり、コンタクトホールの最下端が他の導電箇所まで進行することを確実に阻止するため、信頼性が高く、且つ、低コストにて製造可能な半導体装置の製造方法を提供することができる。

【0038】また、この発明の請求項4によれば、請求項1において、エッチングガスの添加ガスとして酸素ガスの添加比率を変化させることによりエッチング条件を設定するので、容易に、且つ、確実にエッチング条件が設定できるため、信頼性が高く、且つ、低コストにて製造可能な半導体装置の製造方法を確実に提供することができる。

【0039】また、この発明の請求項5によれば、請求項5において、エッチングガスの流量を添加ガスとして不活性ガスの添加量を変化させることによりエッチング条件を設定するので、容易に、且つ、確実にエッチング条件が設定できるため、信頼性が高く、且つ、低コストにて製造可能な半導体装置の製造方法を確実に提供することができる。

【0040】また、この発明の請求項6によれば、請求項6において、エッチング専用気圧圧力を変化させることによりエッチング条件を設定するので、容易に、且つ、確実にエッチング条件が設定できるため、信頼性が高く、且つ、低コストにて製造可能な半導体装置の製造方法を確実に提供することができる。

【0041】また、この発明の請求項7によれば、請求項7において、エッチング専用気圧に印加される高周波電

を容易に形成することができ、且、その厚さを設定することができる。且、この層間にエッチングを容易に行うことができる。従って、信頼性が高く、且、低コストにて製造可能な半導体装置の製造方法を確実に提供することができる。

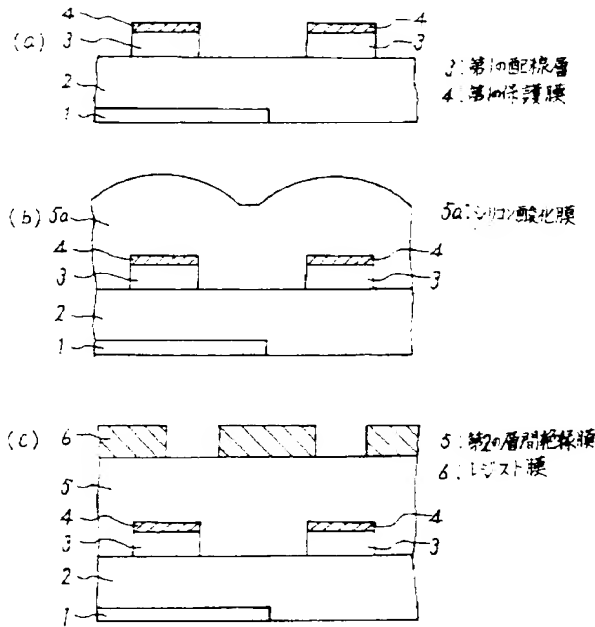
【図2】また、この発明の請求項のうちの、請求項1ないし請求項7のいずれかにおいて、エッチング時の開口幅を1、0.5以下とすることが、容易に、且、確実にエッチング条件を設定できるため、信頼性が高く、且、低コストにて製造可能な半導体装置の製造方法を確実に提供することができる。

【図面の簡単な説明】

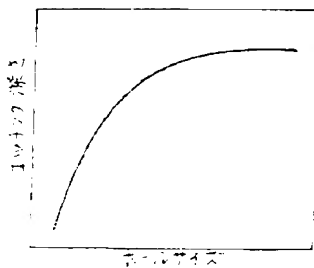
【図1】 この発明の実施の形態1の半導体装置の製造方法を示す断面図である。

【図2】 この発明の実施の形態1の半導体装置の製造方法を示す断面図である。

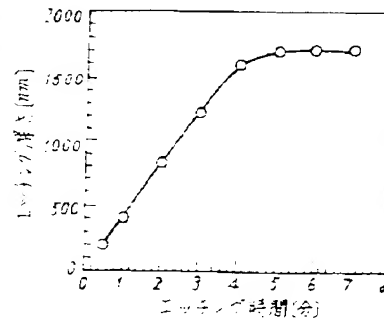
【図1】



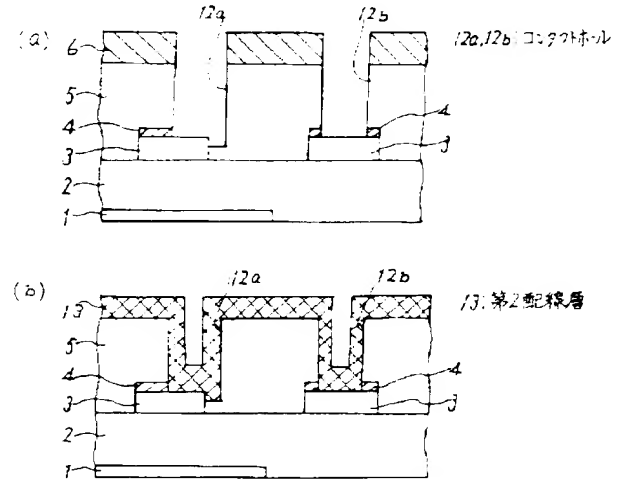
【図3】



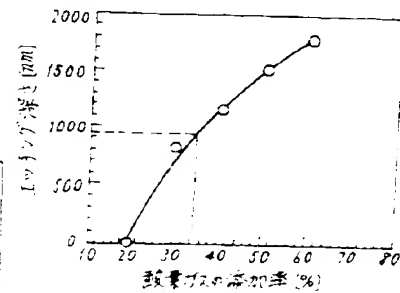
【図4】



【図2】



【図5】



【図3】 図1の半導体装置の製造方法を示す断面図である。

【図4】 図2の半導体装置の製造方法を示す断面図である。

【図5】 図3の半導体装置の製造方法を示す断面図である。

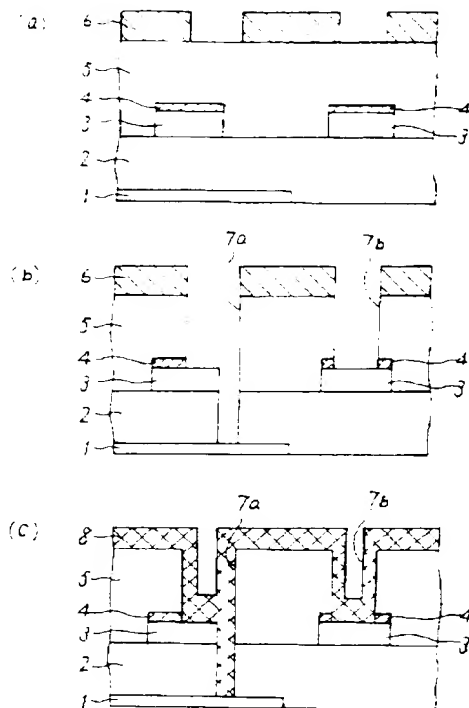
【図6】 図4の半導体装置の製造方法を示す断面図である。

【図7】 図5の半導体装置の製造方法を示す断面図である。

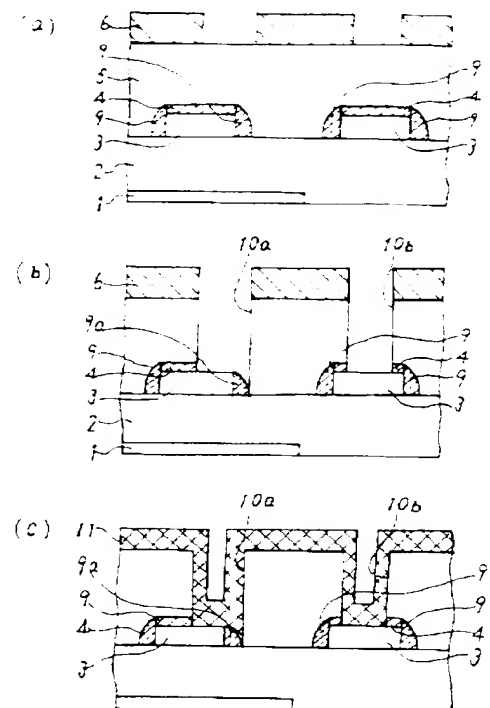
【符号の説明】

3 第1の配線層、4 第1の保護膜、5 第2の層間絶縁膜、12a、12b コンタクトホール。

【図6】



【図7】



フロントページの続き

(51) Int. Cl.⁶

識別記号

字内整理番号

F I

H 0 1 L 21/90

技術表示箇所

A